

MN1215Q, MN1215R, MN1215S

NMOS 2桁7セグメント表示 LED デコーダドライバ NMOS 2-Digit 7-Segment Display Decoder/Drivers

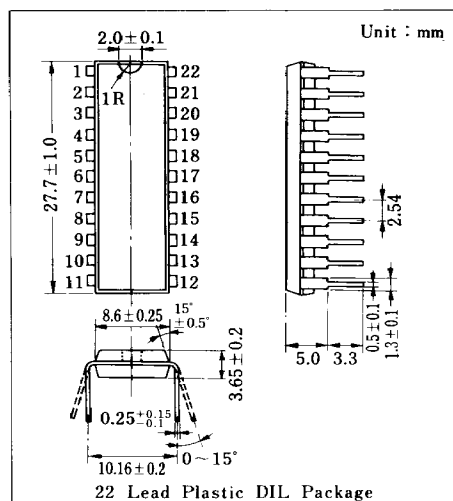
■ 概 要 / Description

MN1215Q, MN1215R, MN1215S は、デュアル 4 ビット入力ラッチ付きの LED デコーダドライバ用 NMOS LSI です。4 ビットの入力データは、ラッチ指定入力 DSEL の正エッジでラッチグループ 1 に、負エッジでラッチグループ 2 にそれぞれラッチされます。

表示出力は、2 桁 7 セグメント用で、コモンアノード型 LED 直接駆動が可能です。

ブランキング入力 BLK により、全出力を表示禁止状態にすることができます。

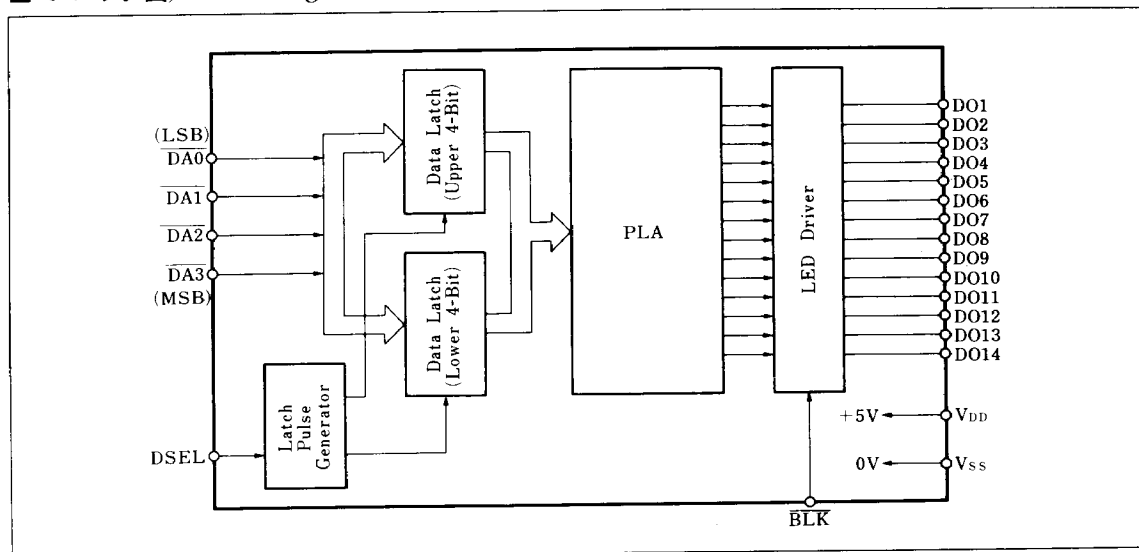
The MN1215Q, MN1215R and MN1215S are NMOS 2-digit 7-segment LED display (Anode common) decoder/driver circuits. Each device is provided with two 4-bit data latch groups and blanking input. The devices operate from single +5 V supply.



■ 特 徴

- 単一電源 +5 V 動作
- データ入力 4 ビットラッチ付
- 入力コード バイナリ
- 表示出力 2 桁 7 セグメント表示 (アノードコモン) オープンドレイン・バッファ

■ ブロック図 / Block Diagram



■ 絶対最大定格／Absolute Maximum Ratings (V_{SS} = 0 V, Ta = 25°C)

Item		Symbol	Rating	Unit
電源電圧		V _{DD}	-0.3 ~ + 8	V
入力電圧		V _I	-0.3 ~ V _{DD} + 0.3	V
出力電圧	MN1215Q, MN1215R	V _O	-0.3 ~ V _{DD} + 0.3	V
	MN1215S		-0.3 ~ + 9	
許容損失	MN1215Q, MN1215R	P _D	500	mW
	MN1215S		400	
動作周囲温度	MN1215Q, MN1215R	T _{opr}	-20 ~ +70	°C
	MN1215S		-40 ~ +85	
保存温度	MN1215Q, MN1215R	T _{stg}	-55 ~ +100	°C
	MN1215S		-55 ~ +125	

■ 動作条件／Operating Conditions (Ta = 25°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V _{DD}	V _{SS} = 0 V	4.5	5.0	6.0	V

■ 電気的特性／Electrical Characteristics (V_{DD} = 5 V, Ta = 25°C)

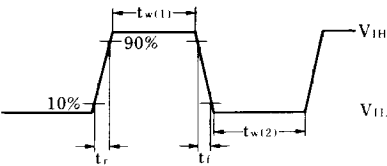
DC 特性／DC Characteristics

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流	I _{DD}	出力端子開放		3	10	mA
入力端子						
入力電圧ハイレベル	V _{IH}		2.4		V _{DD}	V
入力電圧ローレベル	V _{IL}		0		0.8	V
入力リーク電流	I _{Leak(1)}	V _I = 0 ~ V _{DD}			±30	μA
出力端子 (全端子開放)						
出力電圧	V _O	I _O = 15 mA MN1215Q, MN1215R		0.5	1.9	V
		I _O = 20 mA *1, Ta = 70°C MN1215S		1.0	1.9	
出力リーク電流	I _{Leak(2)}	V _O = 0 ~ V _{DD}			±100	μA

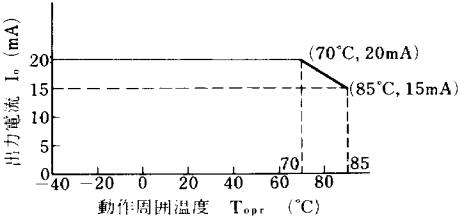
AC 特性／AC Characteristics (MN1215S)

Item	Symbol	Condition	min.	typ.	max.	Unit
DSEL 端子						
パルス幅(“H” Level)	t _{w(1)}		3			μs
パルス幅(“L” Level)	t _{w(2)}		3			μs
立上り時間	t _r				0.5	μs
立下り時間	t _f				0.5	μs

注) DSEL 電圧 (MN1215S)

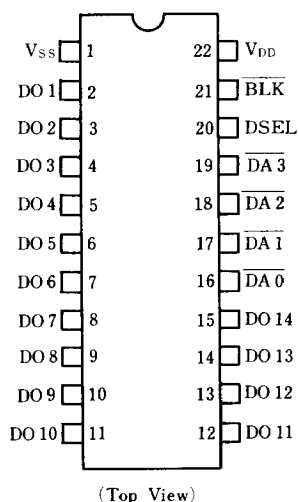


*1 出力電流通減曲線に従う。(MN1215S)



■ 端子接続図

Terminal Connections



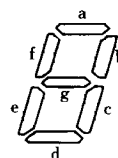
■ 端子説明 / Terminal Assignments

端子番号	記号	区分	極性	端 子 の 説 明
22	V _{DD}	電 源		V _{DD} 電圧印加 (+5V)
1	V _{SS}	電 源		接地 (0V)
16	DA0	入 力	負	データ入力
17	DA1	入 力	負	データ入力
18	DA2	入 力	負	データ入力
19	DA3	入 力	負	データ入力
20	DSEL**	入 力	正/負	正エッジ：データ下位4ビットラッチ 負エッジ：データ上位4ビットラッチ
21	BLK**	入 力	負	ブランキング入力
NC	CS*	入 力	正	チップセレクト
2	DO1	出 力	正	表示出力
3	DO2	出 力	正	表示出力
4	DO3	出 力	正	表示出力
5	DO4	出 力	正	表示出力
6	DO5	出 力	正	表示出力
7	DO6	出 力	正	表示出力
8	DO7	出 力	正	表示出力
9	DO8	出 力	正	表示出力
10	DO9	出 力	正	表示出力
11	DO10	出 力	正	表示出力
12	DO11	出 力	正	表示出力
13	DO12	出 力	正	表示出力
14	DO13	出 力	正	表示出力
15	DO14	出力/入力	正	表示出力またはCS入力

■ 表示および真理値表 / Display and Truth Table

1. MN1215Q

セグメント	上位桁	下位桁
a	DO13	DO2
b	DO14	DO3
c	DO8	DO4
d	DO9	DO6
e	DO10	DO7
f	DO11	DO1
g	DO12	DO5

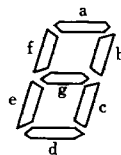


0	1	2	3	4	5	6	7
8	9	E	P	C	H	A	

入 力					出 力 (オープンドレイン)								表 示
BLK	DA3	DA2	DA1	DA0	DO2 DO13	DO3 DO14	DO4 DO8	DO6 DO9	DO7 DO10	DO1 DO11	DO5 DO12		
L	×	×	×	×	H	H	H	H	H	H	H	ブランキング	
H	L	L	L	L	L	L	L	L	L	L	H	0	
H	L	L	L	H	H	L	L	H	H	H	H	1	
H	L	L	H	L	L	L	H	L	L	H	L	2	
H	L	L	H	H	L	L	L	L	H	H	L	3	
H	L	H	L	L	H	L	L	H	H	L	L	4	
H	L	H	L	H	L	H	L	L	H	L	L	5	
H	L	H	H	L	L	H	L	L	L	L	L	6	
H	L	H	H	H	L	L	L	H	H	H	H	7	
H	H	L	L	L	L	L	L	L	L	L	L	8	
H	H	L	L	H	L	L	L	L	H	L	L	9	
H	H	L	H	L	L	H	H	L	L	L	L	E	
H	H	L	H	H	L	L	H	H	L	L	L	P	
H	H	H	L	L	L	H	H	L	L	L	H	C	
H	H	H	L	H	H	L	L	H	L	L	L	H	
H	H	H	H	L	L	L	L	H	L	L	L	A	
H	H	H	H	H	H	H	H	H	H	H	H	ブランキング	

2. MN1215R

セグメント	上位桁	下位桁
a	DO13	DO2
b	DO14	DO3
c	DO8	DO4
d	DO9	DO6
e	DO10	DO7
f	DO11	DO1
g	DO12	DO5



上位桁	0	1	2	3	4	5	6	7
	0	1	2	3	4	5	6	7
下位桁	8	9	10	11	12	13	14	15
	8	9	E	P	c	H	F	

上位桁の例 (ただし () 中は下位桁の例)

入					出								力		表 示
BLK	DA3	DA2	DA1	DA0	DO13 (DO2)	DO14 (DO3)	DO8 (DO4)	DO9 (DO6)	DO10 (DO7)	DO11 (DO1)	DO12 (DO5)				
L	×	×	×	×	H	H	H	H	H	H	H	H	ブランキング		
H	H	H	H	H	L	L	L	L	L	L	L	H	0		
H	H	H	H	L	H	L	L	H	H	H	H	H	1		
H	H	H	L	H	L	L	H	L	L	H	L	L	2		
H	H	H	L	L	L	L	L	L	H	H	L	L	3		
H	H	L	H	H	H	L	L	H	H	L	L	L	4		
H	H	L	H	L	L	H	L	L	H	L	L	L	5		
H	H	L	L	H	L	H	L	L	L	L	L	L	6		
H	H	L	L	L	L	L	L	H	H	H	H	H	7		
H	L	H	H	H	L	L	L	L	L	L	L	L	8		
H	L	H	H	L	L	L	L	L	H	L	L	L	9		
H	L	H	L	H	H	H	H	H	H	H	L	—	—		
H	L	H	L	L	(L)	(H)	(H)	(L)	(L)	(L)	(L)	(E)	(E)		
H	L	H	L	L	L	L	H	H	L	L	L	L	P		
H	L	L	H	H	H	H	L	H	H	L	L	L	h		
H	L	L	L	L	(H)	(H)	(H)	(L)	(L)	(H)	(L)	(C)	(C)		
H	L	L	H	L	H	H	L	H	L	L	L	L	h		
H	L	L	L	H	L	H	H	H	L	L	L	L	F		
H	L	L	L	L	H	H	H	H	H	H	H	H	ブランキング		

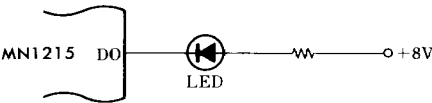
3. MN1215S

3. MN1215S

No.	デ ー タ 入 力									出 力 レ ベ ル													
	BKL	Upper Data				Lower Data				(DO 端 子)													
		3	2	1	0	3	2	1	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14
1	L	×	×	×	×	×	×	×	×	H	H	H	H	H	H	H	H	H	H	H	H	H	H
2	H	×	×	×	H	×	×	×	×	—	—	—	—	—	—	—	—	—	—	L	—	—	—
3	H	×	×	H	×	×	×	×	×	—	—	—	—	—	—	—	—	—	—	—	L	—	—
4	H	×	H	×	×	×	×	×	×	—	—	—	—	—	—	—	—	—	—	—	—	L	—
5	H	H	×	×	×	L	L	L	L	L	H	H	H	H	H	H	H	H	H	—	—	—	—
6	H	H	×	×	×	L	L	L	H	L	L	H	H	H	H	H	H	H	H	—	—	—	—
7	H	H	×	×	×	L	L	H	L	L	L	L	H	H	H	H	H	H	H	—	—	—	—
8	H	H	×	×	×	L	L	H	H	L	L	L	L	H	H	H	H	H	H	—	—	—	—
9	H	H	×	×	×	L	H	L	L	L	L	L	L	H	H	H	H	H	H	—	—	—	—
10	H	H	×	×	×	L	H	L	H	L	L	L	L	L	H	H	H	H	H	—	—	—	—
11	H	H	×	×	×	L	H	H	L	L	L	L	L	L	L	H	H	H	H	—	—	—	—
12	H	H	×	×	×	L	H	H	H	L	L	L	L	L	L	L	H	H	H	—	—	—	—
13	H	H	×	×	×	H	L	L	L	L	L	L	L	L	L	L	L	H	H	—	—	—	—
14	H	H	×	×	×	H	L	L	H	L	L	L	L	L	L	L	L	L	H	—	—	—	—
15	H	H	×	×	×	H	L	H	L	L	L	L	L	L	L	L	L	L	L	—	—	—	—

No.	データ入力								出力レベル																
	BLK	Upper Data				Lower Data				(DO 端子)															
		3	2	1	0	3	2	1	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14		
16	H	H	×	×	×	H	L	H	H	L	L	L	L	L	L	L	L	L	L	L	L	—	—		
17	H	H	×	×	×	H	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	—		
18	H	H	×	×	×	H	H	L	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L		
19	H	L	×	×	×	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	—	—	—		
20	H	L	×	×	×	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	—	—	—		
21	H	L	×	×	×	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	—	—	—		
22	H	L	×	×	×	L	L	H	H	H	H	H	L	H	H	H	H	H	H	H	—	—	—		
23	H	L	×	×	×	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	—	—	—		
24	H	L	×	×	×	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	—	—	—		
25	H	L	×	×	×	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	—	—	—		
26	H	L	×	×	×	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	—	—	—		
27	H	L	×	×	×	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	—	—	—		
28	H	L	×	×	×	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	—	—	—		
29	H	L	×	×	×	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	—	—	—		
30	H	L	×	×	×	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	—	—		
31	H	L	×	×	×	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	—	L	—		
32	H	L	×	×	×	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	—	—	L		
	H	上記以外のデータ								H	H	H	H	H	H	H	H	H	H	H	H	H	H		

- 注) 1. “×” は don't care を示す。
2. “—” はデータ入力の “×” による。ただし, “×” で決まらない場合は “H” とする。(入出力例参照)
3. 入力 は 正論理。
4. 出力 は 正論理。



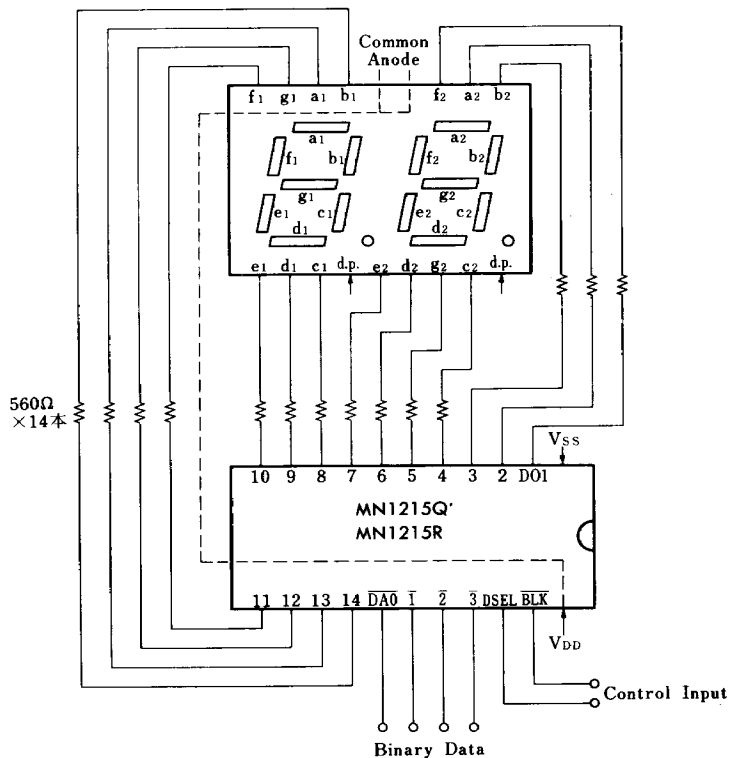
上図で DO=“H” のとき, LED 不点灯
DO=“L” のとき, LED 点 灯

入出力例

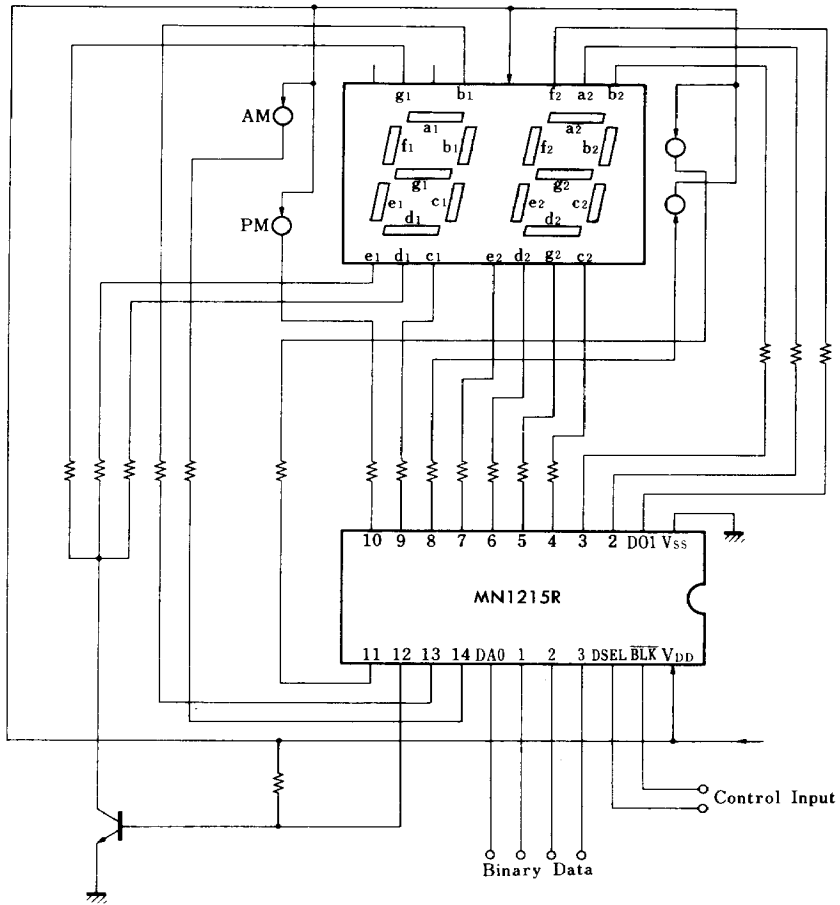
No.	BLK	Upper				Lower				DO														
		3	2	1	0	3	2	1	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	
1-9	H	H	L	L	L	L	H	L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H
2-3-4-9	H	H	H	H	H	L	H	L	L	L	L	L	L	L	H	H	H	H	H	H	L	L	L	L
1-17	H	H	L	L	L	H	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	H
2-3-4-17	H	H	H	H	H	H	H	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L
1-32	H	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	L

■ 応用回路例 / Application Circuits

1. MN1215Q, MN1215R



2. MN1215R



表示例

上位桁コード	下位桁コード	表 示
6 (=9)	13(=2) 例	AM 12:
9 (=6)	13(=2) 例	PM 12:
11 (=4)	13(=2) 例	AM 2:
2 (=13(h))	13(=2) 例	PM 2:
3 (=12(L))	13(=2) 例	2:
5 (=10(-))	0 (=F)	
0 (=F())	2 (=13(h))	ch
10(=5)	13(=2) 例	12: